

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年12月 1日
Date of Application:

出願番号 特願2003-400970
Application Number:

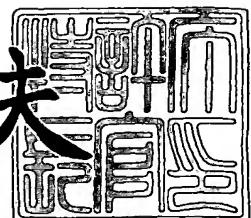
[ST. 10/C] : [JP2003-400970]

出願人 富士電機デバイステクノロジー株式会社
Applicant(s):

2004年 1月 16日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



【書類名】 特許願
【整理番号】 03P00716
【あて先】 特許庁長官殿
【国際特許分類】 H02M 3/28
【発明者】
【住所又は居所】 東京都品川区大崎一丁目 11番2号 富士電機デバイステクノロジー株式会社内
【氏名】 桑原 今朝信
【特許出願人】
【識別番号】 503361248
【氏名又は名称】 富士電機デバイステクノロジー株式会社
【代理人】
【識別番号】 100091281
【弁理士】
【氏名又は名称】 森田 雄一
【電話番号】 03-3234-8177
【先の出願に基づく優先権主張】
【出願番号】 特願2003- 29833
【出願日】 平成15年 2月 6日
【手数料の表示】
【予納台帳番号】 044303
【納付金額】 21,000円
【提出物件の目録】
【物件名】 特許請求の範囲 1
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1



【書類名】特許請求の範囲

【請求項 1】

交流電源に接続された整流回路と、
この整流回路の出力側に接続された平滑コンデンサと、
前記整流回路の出力側に、変圧器の一次側の巻線をそれぞれ介して接続される第1，第2スイッチング素子と、
前記変圧器の二次側の巻線に発生する電圧を整流・平滑する整流平滑手段と、
この整流平滑手段から出力される直流電圧を所定値にするための誤差増幅信号を出力する誤差増幅手段と、
この誤差増幅信号と前記交流電源からの入力電圧とに基づいて第1，第2スイッチング素子を交互にオン・オフさせる制御回路と、
を備えたことを特徴とするスイッチング電源装置。

【請求項 2】

請求項1に記載したスイッチング電源装置において、
前記変圧器の一次側の巻線とダイオードと第1スイッチング素子とを少なくとも有する直列回路と、前記変圧器の一次側の巻線とダイオードと第2スイッチング素子とを少なくとも有する直列回路とを、互いに並列に接続し、この並列接続回路を前記整流回路の出力側に接続したことを特徴とするスイッチング電源装置。

【請求項 3】

請求項1または2に記載したスイッチング電源装置において、
前記制御回路は、
前記誤差増幅信号と前記整流回路出力電圧のピーク値との乗算値を1／2倍して反転増幅した信号を第1変調波として出力する反転増幅回路と、別途生成した第1搬送波と第1変調波とを比較する第1比較回路とを備え、
この第1比較回路の出力に基づいて第1スイッチング素子を制御することを特徴とするスイッチング電源装置。

【請求項 4】

請求項1または2に記載したスイッチング電源装置において、
前記制御回路は、
前記誤差増幅信号と前記整流回路出力電圧とを乗算して得た信号を第2変調波として出力する乗算回路と、別途生成した第2搬送波と第2変調波とを比較する第2比較回路とを備え、
この第2比較回路の出力に基づいて第2スイッチング素子を制御することを特徴とするスイッチング電源装置。

【請求項 5】

請求項3に記載したスイッチング電源装置において、
前記制御回路は、
前記誤差増幅信号と前記整流回路出力電圧とを乗算して得た信号を第2変調波として出力する乗算回路と、別途生成した第2搬送波と第2変調波とを比較する第2比較回路とを備え、
この第2比較回路の出力に基づいて第2スイッチング素子を制御することを特徴とするスイッチング電源装置。

【請求項 6】

交流電源に接続された整流回路と、
この整流回路の正負出力端子間に接続された変圧器一次側の第4巻線、第1ダイオード、平滑コンデンサからなる直列回路と、
前記平滑コンデンサの両端に接続された第2ダイオード、変圧器一次側の第1巻線、第1スイッチング素子からなる直列回路と、
前記第4巻線と第1ダイオードとの接続点と整流回路の負側出力端子との間に接続された第3ダイオード、変圧器一次側の第3巻線、第2スイッチング素子からなる直列回路と

変圧器二次側の第2巻線と、
この第2巻線に発生する電圧を整流・平滑する整流平滑手段と、
この整流平滑手段から出力される直流電圧を所定値にするための誤差増幅信号を出力する誤差増幅手段と、

この誤差増幅信号と前記交流電源からの入力電圧の全波整流波形との積の反転増幅波形に基づいて生成した第1変調波により第1スイッチング素子をPWM制御し、前記誤差増幅信号と前記交流電源からの入力電圧の全波整流波形に基づいて生成した第2変調波によって第2スイッチング素子をPWM制御すると共に、第1、第2スイッチング素子を交互にオン・オフさせる制御回路と、

を備えたことを特徴とするスイッチング電源装置。

【請求項7】

交流電源に接続された整流回路と、
この整流回路の正負出力端子間に接続された第1ダイオード、平滑コンデンサの直列回路と、

前記平滑コンデンサの両端に接続された第2ダイオード、変圧器一次側の第1巻線、第1スイッチング素子の直列回路と、

前記整流回路の正負出力端子間に接続された第3ダイオード、変圧器一次側の第3巻線、第2スイッチング素子の直列回路と、

変圧器二次側の第2巻線と、

この第2巻線に発生する電圧を整流・平滑する整流平滑手段と、

この整流平滑手段から出力される直流電圧を所定値にするための誤差増幅信号を出力する誤差増幅手段と、

この誤差増幅信号と前記交流電源からの入力電圧の全波整流波形との積の反転増幅波形に基づいて生成した第1変調波によって第1スイッチング素子をPWM制御し、前記誤差増幅信号と前記交流電源からの入力電圧の全波整流波形に基づいて生成した第2変調波によって第2スイッチング素子をPWM制御すると共に、第1、第2スイッチング素子を交互にオン・オフさせる制御回路と、

を備えたことを特徴とするスイッチング電源装置。

【請求項8】

請求項6または7に記載したスイッチング電源装置において、

前記制御回路は、

前記誤差増幅信号と前記整流回路出力電圧のピーク値との乗算値を1/2倍して反転増幅した信号を第1変調波として出力する反転増幅回路と、別途生成した第1搬送波と第1変調波とを比較する第1比較回路とを備え、

この第1比較回路の出力に基づいて第1スイッチング素子を制御することを特徴とするスイッチング電源装置。

【請求項9】

請求項6または7に記載したスイッチング電源装置において、

前記制御回路は、

前記誤差増幅信号と前記整流回路出力電圧とを乗算して得た信号を第2変調波として出力する乗算回路と、別途生成した第2搬送波と第2変調波とを比較する第2比較回路とを備え、

この第2比較回路の出力に基づいて第2スイッチング素子を制御することを特徴とするスイッチング電源装置。

【請求項10】

請求項8に記載したスイッチング電源装置において、

前記制御回路は、

前記誤差増幅信号と前記整流回路出力電圧とを乗算して得た信号を第2変調波として出力する乗算回路と、別途生成した第2搬送波と第2変調波とを比較する第2比較回路とを

備え、

この第2比較回路の出力に基づいて第2スイッチング素子を制御することを特徴とする
スイッチング電源装置。

【請求項11】

請求項5または10に記載したスイッチング電源装置において、

第1搬送波と第2搬送波との位相が 180° 異なることを特徴とするスイッチング電源
装置。



【書類名】明細書

【発明の名称】スイッチング電源装置

【技術分野】

【0001】

この発明は、負荷に所望の直流電圧を供給するスイッチング電源装置に関し、詳しくは、入力効率を改善したスイッチング電源装置に関するものである。

【背景技術】

【0002】

図5は、第1の従来技術であり、チョーク入力型平滑回路を用いて効率を改善するスイッチング電源装置の一般的な構成を示すものである（例えば、特許文献1参照）。

【0003】

図5において、1は交流電源、2はリアクトル3及びコンデンサ4からなるノイズフィルタ、5はブリッジ整流回路、6は平滑コンデンサ、7は変圧器、7aは変圧器7の一次側の第1巻線、7bは同じく二次側の第2巻線、8は第1のスイッチング素子、9はダイオード、10は平滑コンデンサ、11は負荷、12はスイッチング素子8をオン・オフ制御する制御回路、13a、13bは電圧検出用の抵抗、17はチョークコイルを示す。

【0004】

上記構成において、交流電源1から供給される交流電圧はノイズフィルタ2を介してブリッジ整流回路5によって全波整流される。ブリッジ整流回路5から出力される全波整流電圧は、チョークコイル17及び平滑コンデンサ6からなるチョーク入力型の平滑回路により平滑される。

【0005】

変圧器7の第1巻線7aとスイッチング素子8とは直列接続されており、これらはコンデンサ6の両端に接続されている。前記平滑回路によって平滑された電圧は、スイッチング素子8のオン・オフにより断続される。この断続された電圧は、変圧器7の第2巻線7bを経てダイオード9及び平滑コンデンサ10により平滑され、その後、負荷11にはほぼ一定の直流電圧として供給される。

【0006】

なお、制御回路12は、負荷11に供給される直流電圧をほぼ一定の値にするべく、スイッチング素子8のオン・オフを制御するものである。

負荷11に供給される直流電圧は抵抗13a、13bにより検出され、この検出値は、制御回路12において予め定めた電圧設定値などと比較される。そして、両電圧の偏差をゼロにするように、スイッチング素子8のオン・オフデューティサイクルがパルス幅変調(PWM: Pulse Width Modulation)等により制御される。

【0007】

平滑コンデンサ6への充電電流は、交流電源1からノイズフィルタ2、ブリッジ整流回路5及びチョークコイル17を介して供給される。この充電電流は、チョークコイル17のインダクタンス値に応じてピーク値が抑えられると共に、通流期間が長くなる。つまり、平滑コンデンサ6に流れる充電電流がチョークコイル17によって平滑されるため、効率が改善される。

【0008】

次に、図6は第2従来技術であり、効率補正(PFC: Power Factor Correction)法と呼ばれる手法を用い、入力電流を近似的に正弦波に変換することによって効率をほぼ1に近い値とし、かつ、入力電流の高調波成分を除去するようにしたスイッチング電源装置の構成を示している（例えば、特許文献2参照）。

【0009】

図6において、14は第2のスイッチング素子、15はダイオード、16は電流検出抵抗、18は第2の制御回路、19はインダクタであり、他の回路構成要素は図5と同一であって同一番号を付してある。

ここで、第2の制御回路18には、平滑コンデンサ6の電圧と電流検出抵抗16による

電流検出値とが入力されており、これらの入力信号に基づいて第2のスイッチング素子14がオン・オフ制御される。

【0010】

インダクタ19、第2のスイッチング素子14、ダイオード15、平滑コンデンサ6、電流検出抵抗16及び第2の制御回路18は昇圧変換器を構成しており、制御回路18によるスイッチング素子14のPWM制御により入力電流波形を正弦波状にし、高調波成分を除去すると共に、入力力率を改善してほぼ1に近い値を実現している。

【0011】

ここで、図5、図6のノイズフィルタ2は、リアクトル3及びコンデンサ4により構成されている。ノイズフィルタの構成としては、図示されていないが、リアクトル3の電源側にもコンデンサを接続するものなどが周知である。これらの構成は、ノーマルモードノイズフィルタと呼ばれており、ブリッジ整流回路5の正負出力線に流れるノーマルモードノイズ電流を除去する機能を持つ。

【0012】

また、図示されていないが、リアクトル3に代えて同一のコアに二巻線が同極性で巻かれた同相リアクトルを用い、これらの二巻線をそれぞれコンデンサを介して接地する構成も周知である。このような構成は、同相ノイズフィルタ（コモンモードノイズフィルタ）と呼ばれており、スイッチング素子8のオン・オフに伴ってブリッジ整流回路5の正負出力線と接地との間に流れるコモンモードノイズ電流を除去する機能を持つ。

【0013】

【特許文献1】特開平9-131055号公報（図5）

【特許文献2】特開平11-196572号公報（図9）

【発明の開示】

【発明が解決しようとする課題】

【0014】

図5に示すスイッチング電源装置のチョークコイル17には、交流電源1から供給される交流を全波整流して得られる脈流が印加される。その周波数は商用周波数の2倍になるので、チョークコイル17としては数[mH]以上の大きなインダクタンス値が必要となる。しかるに、インダクタンス値が大きいチョークコイルはその形状が大きく重量も重いため、小型・軽量化を阻害する原因となる。

【0015】

また、大きなインダクタンス値を得るためににはチョークコイルの巻数を多する必要があり、巻線の抵抗による電圧降下が大きくなつて平滑コンデンサ6の両端の直流中間電圧が低下する。このため、スイッチング素子8に流れる実効電流が大きくなり、これによってスイッチング損失が増加したり、電源装置としての効率が低下する等の問題がある。

【0016】

図6に示したスイッチング電源装置では、力率をほぼ1にすることができるが、スイッチング素子の制御回路が二つ必要になるため、回路構成が複雑化して高価になる。

一方、力率をほぼ1に保ちつつ入力電流に含まれる高調波成分を全部除去する必要がある用途はそれほど多くはない。特に、高調波成分については、規格等で定められた値以下に低減できればそれで十分な用途が多いため、図6のスイッチング装置には機能や価格面で無駄も多い。

【0017】

そこで本発明の主たる目的は、チョークコイル等を不要にして装置の大型化や高価格化を回避したスイッチング電源装置を提供することにある。

また、本発明の他の目的は、広い入力電圧範囲で入力電流の導通角を広げて力率を改善したスイッチング電源装置を提供することにある。

更に、本発明の別の目的は、入力電流の高調波成分を実用上十分なレベルにまで除去すると共に、スイッチング損失を減らして高効率化を可能にしたスイッチング電源装置を提供することにある。

【課題を解決するための手段】

【0018】

上記の目的を達成するために、本発明のスイッチング電源装置は、まず、交流電源に接続された整流回路と、その出力側に接続された平滑コンデンサとを備えている。そして、整流回路の正負出力端子間に、ダイオードを介して直接または間接に平滑コンデンサが接続される。

また、変圧器の一次側の巻線とダイオードと第1スイッチング素子とを少なくとも有する直列回路と、変圧器の一次側の巻線とダイオードと第2スイッチング素子とを少なくとも有する直列回路とが、互いに並列に接続される。

更に、変圧器の二次側に発生する電圧を整流・平滑する整流平滑手段と、整流平滑後の直流電圧を所定値にするための誤差増幅信号を出力する誤差増幅手段とが設けられる。

制御回路は、前記誤差増幅信号と交流電源からの入力電圧とに基づいて、第1、第2スイッチング素子を交互にオン・オフさせる信号を生成する。

この制御回路は、誤差増幅信号と整流回路出力電圧のピーク値との乗算値を1/2倍して反転増幅した信号を第1変調波として出力する反転増幅回路と、発振回路により別途生成した第1搬送波と第1変調波とを比較する第1比較回路とを備え、この第1比較回路の出力に基づいて第1スイッチング素子をPWM制御する。

更に、制御回路は、誤差増幅信号と整流回路出力電圧とを乗算して得た信号を第2変調波として出力する乗算回路と、発振回路により別途生成した第2搬送波と第2変調波とを比較する第2比較回路とを備え、この第2比較回路の出力に基づいて第2スイッチング素子をPWM制御する。ここで、第1搬送波及び第2搬送波としては、例えば、位相が180°異なる鋸歯状波や三角波が用いられる。

【発明の効果】

【0019】

本発明によれば、変圧器の一次側の各巻線にそれぞれ直列接続された第1、第2スイッチング素子を交互にオン・オフすることで、入力電流に対する導通角を拡げ、入力電流波形を正弦波に近付けて力率の改善や高調波の抑制が可能になる。

特に、変圧器の一次側に別の巻線を設け、第1、第2スイッチング素子のオン・オフによってこの巻線に直列接続されたコンデンサを昇圧させる機能を持たせることにより、入力電流のピーク値を低減させて一層顕著な力率改善効果を得ることができる。

また、本発明によれば、チョークコイルやインダクタを不要とし、スイッチング電源装置の小型軽量化、低価格化が可能になる。同時に、広範囲の交流入力電圧に対応可能であって損失の少ないスイッチング電源装置を提供することができる。

【発明を実施するための最良の形態】

【0020】

以下、この発明の実施形態について、図面を参照して説明する。

図1は本発明の第1実施形態を示す図であって、7cは変圧器7の一次側の第3巻線、7dは変圧器7の一次側の第4巻線、21, 22, 23はそれぞれ第1, 第2, 第3ダイオード、24, 25はそれぞれ第1, 第2スイッチング素子、30はこれらのスイッチング素子24, 25の制御回路である。その他、図5, 図6と同一の構成要素については同じ符号を付して説明を省略する。

【0021】

ブリッジ整流回路5から出力される全波整流電圧は、第4巻線7d、ダイオード21, 22を介して第1巻線7aとスイッチング素子24との直列回路に与えられる。

平滑コンデンサ6は、ダイオード21, 22同士の接続点とブリッジ整流回路5の負側出力端子との間に接続されており、スイッチング素子24をオン・オフさせることにより、平滑コンデンサ6によって平滑された電圧が断続され、第2巻線7bを経て変圧器7の二次側に供給される。

【0022】

また、前記全波整流電圧は第4巻線7d及びダイオード23を介して第3巻線7cとス

イッティング素子25との直列回路にも与えられており、スイッティング素子25をオン・オフさせることにより、前記全波整流電圧が断続され、第2巻線7bを経て変圧器7の二次側に供給される。

変圧器7の二次側では、第2巻線7bから得られる電圧が、ダイオード9と平滑コンデンサ10とによって整流・平滑され、負荷11にはほぼ一定の直流電圧として供給される。

制御回路30は上記直流電圧を所望の一定値に保つようにスイッティング素子24, 25のオン・オフを制御するものである。

【0023】

誤差増幅器20は、前記直流電圧の検出値を予め定めた電圧設定値などと比較し、両者の偏差をなくすべく誤差増幅された信号を生成する。スイッティング素子24, 25は、誤差増幅信号に基づいて制御回路30がオン・オフデューティを決定し、パルス幅変調(PWM)等により制御される。

なお、26はホトカプラを構成するLED等の発光素子であり、誤差増幅器20の出力信号(誤差増幅信号)に応じて発光し、その光出力を制御回路30内の受光素子39(図2参照)に与えるものである。

【0024】

ここで、スイッティング素子24, 25のオン・オフ制御は、電源電圧に同期した波形を用いて制御され、かつ、スイッティング素子24, 25が交互にオン・オフするようになされる。

以下に、制御回路30によるスイッティング素子24, 25の制御方法について説明する。

【0025】

図2は制御回路30の構成を示す図であり、図3は図1、図2の各点における動作波形図である。図3において、波形e～h, j, k, Ic, Ia, Iinは図1、図2に付した同一記号の個所の波形に相当する。

【0026】

図2において、31, 33は乗算回路、32はピークホールド回路、34は反転増幅回路、35は発振回路、38は第1比較回路、36は第2比較回路である。

発振回路35は、一周期Tの間に output のない期間(間欠期間t)を有する鋸歯状波を出力するものであって、位相が180°異なる二つの波形を第1搬送波h、第2搬送波gとして出力する。

【0027】

制御回路30のノード(a)には、図1におけるブリッジ整流回路5の出力電圧検出値が入力され、この電圧検出値は、抵抗R1, R2の直列接続点を介して乗算回路31及びピークホールド回路32に入力されている。

制御回路30のノード(d)には、前述した誤差増幅器20の出力信号に相当する発光素子26の出力光が入力され、この光は、抵抗R5に接続されたホトトランジスタ等の受光素子39により受光されて電気信号(誤差増幅信号に相当する)に変換される。

また、制御回路30のノード(b), (c)からは、比較回路36, 38により、スイッティング素子25, 24の制御信号がそれぞれ出力される。

【0028】

図2の乗算回路31には、前記ブリッジ整流回路5の出力電圧検出値と、受光素子39により変換された前記誤差増幅信号とが入力されており、乗算回路31は両者の積を演算して第2変調波eとして出力する(図3(A))。

比較回路36では、第2変調波eと前記第2搬送波gとを比較して、第2スイッティング素子25への制御信号であるパルスj(図3(B))を生成する。

スイッティング素子25はパルスjによってオン・オフし、変圧器7の第4巻線7d及び第3巻線7cには、図3(C)に示す電流Icが流れる。

【0029】

また、図2において、前記ブリッジ整流回路5の出力電圧検出値はピークホールド回路

32にも入力されており、ブリッジ整流回路5から出力される脈流電圧のピーク値が保持されて出力される。このピーク値は、乗算回路33において、前記誤差増幅信号と乗算される。

【0030】

反転増幅回路34には、抵抗R3, R4（抵抗値を同一とする）により分圧された乗算回路33の出力と前記乗算回路31の出力eとが入力されており、乗算回路31の出力eが反転増幅されて図3(D)に示す出力fが得られる。ここで、乗算回路33の出力を抵抗R3, R4により1/2倍して反転増幅回路34に入力しているので、乗算回路31の出力eと同じ波高値を有する第1変調波fが得られる。

【0031】

比較回路38では、第1変調波fと発振回路35から出力される第1搬送波h(図3(D))とを比較し、第1スイッチング素子24への制御信号であるパルスk(図3(E))を生成する。

スイッチング素子24はパルスkによってオン・オフし、変圧器7の第4巻線7d及び第1巻線7aには図3(F)に示す電流Iaが流れる。

また、交流電源1から入力される電流Iinの波形は、図3(G)に示すようにほぼ正弦波状となる。

【0032】

この実施形態によれば、スイッチング素子24, 25のオン時に第4巻線7dに蓄積されたエネルギーが、スイッチング素子24, 25のオフ時にダイオード21を介して平滑コンデンサ6に蓄積されるため、平滑コンデンサ6が昇圧される。

これにより、入力電流のピーク値を減少させると共にその導通角を拡げ、入力電流波形を入力電圧波形に相似の波形にして力率をほぼ1にすることができる。また、入力電流波形をほぼ正弦波状に制御できることで、高調波も抑制される。

更に、平滑コンデンサ6の昇圧によりスイッチング素子24を流れる実効電流を減少させることができ、スイッチング素子24のオン損失の低減による効率の向上が可能である。

【0033】

次に、図4は本発明の第2実施形態を示す回路図であり、図1と同一の構成要素には同一の符号を付してある。

この実施形態が図1の実施形態と異なるのは、図1における第4巻線7dを除去し、図1におけるダイオード21, 23のアノード同士の接続点をブリッジ整流回路5の正側出力端子に接続した点にあり、制御回路30を始めとしてその他の構成は図1と同一である。

【0034】

この実施形態でも、スイッチング素子24, 25を流れる電流波形は図3のIc, Iaのようになり、入力電流Iinの波形をほぼ正弦波状にして力率を向上させることができると共に、高調波の抑制が可能である。

また、この実施形態では、第1実施形態に比べて第4巻線7dが不要であるから、変圧器7の小型軽量化、低価格化を図ることができる。

【0035】

なお、スイッチング素子24, 25のPWM制御に用いる第1, 第2搬送波h, gには、振幅及び間欠期間が等しく位相が180°異なる二つの鋸歯状波を用いている。このような二つの鋸歯状波は、連続する鋸歯状波をもとにして交互に振り分けることにより生成すればよい。間欠期間の長さは、上記の例では周期Tに対して75%程度である。

【0036】

搬送波としては鋸歯状波に限らず三角波を用いてもよく、この場合も二つのスイッチング素子24, 25が交互にオン・オフするように間欠期間を設ける。

あるいは、二つのスイッチング素子24, 25を交互にオン・オフさせるため、各スイッチング素子24, 25に流れる電流を検出する手段(図示せず)を設け、一方のスイッ

チング素子が所定期間オンした後に変圧器7の二次側の電流がゼロになったことを検出して他方のスイッチング素子を所定期間オンさせるように制御してもよい。

【0037】

上述した各実施形態では、第1，第3巻線7a，7cの巻数を等しくしている。しかしながら、本発明はこれらの構成に限定されるものではなく、例えば、第3巻線7cの巻数を第1巻線7aよりも多くし（または少なくし）、第3巻線7cに直列接続されたスイッチング素子25のPWM制御に用いる搬送波の振幅を小さく（または大きく）してもよい。すなわち、変圧器7の第1，第3巻線7a，7cの巻数に応じて、各スイッチング素子24，25のオン・オフデューティを変更すればよく、変圧器の選択の自由度が高くなる。

【0038】

スイッチング素子としては、高速でのオン・オフが可能な半導体スイッチング素子（例えばMOSFET）が好適である。図3の例では、図示の都合上、搬送波の周波数を低く示しているが、実際は、スイッチング素子の性能に応じて数10 [kHz]程度のスイッチングが可能である。各実施形態では第1，第2のスイッチング素子24，25が交互にオン・オフするので、実質的には、変圧器7の二次側に各スイッチング素子24，25のスイッチング周波数の2倍周波数の電圧が誘起されることになる。

【0039】

図6に示した従来技術でもスイッチング素子を二つ用いているが、図6のスイッチング素子8，14には何れも巻線7aに流れる電流が流れることになり、スイッチング素子における損失が大きい。

これに対して、図1，図4に示す回路では、スイッチング素子24，25には巻線7a，7cに流れる電流（図6の場合のおよそ半分の電流）がそれぞれ流れるため、小型のスイッチング素子を用いることができ、スイッチング素子における損失が小さい。また、図5や図6におけるチョークコイル17やインダクタ19も不要となる。

従って、小型のスイッチング素子を使用できること、及び、チョークコイル等が不要であることにより、スイッチング電源装置の小型化が容易になり、スイッチング素子における発熱も小さくなることから、放熱に対する設計にも自由度が得られる。

【0040】

更に、制御回路30を半導体に集積して一つのICとして構成すれば、二つのスイッチング素子の双方または一方と同じパッケージ内に収納することが可能である。そして、これらの回路要素をその他の保護回路等と同一パッケージ内に収納すれば、ユーザの配線接続作業が簡単になる。また、素子分離技術を用いて制御回路としてのIC部分と高耐圧スイッチング素子とを1つの半導体基板上に集積した半導体装置としてもよい。

【0041】

上述した各実施形態では、変圧器7の二次側の電圧を検出し、二次側にて誤差増幅を行った後にホトカプラにより絶縁して制御回路30に入力している。しかし、変圧器の二次側に別の巻線（図示せず）を設けて二次側に発生する電圧を直接検出し、この検出値を制御回路30に入力してもよい。この場合、変圧器の構成は若干複雑になるものの、二次側の回路構成が簡単になる。

【0042】

以上のように、本発明によれば、入力電流の導通期間を長くすることができるので、波形が正弦波に近くなり、高調波が抑制されると共に入力効率が改善される。また、チョークコイルやインダクタを用いないことから、入力電圧の変化にも容易に対応可能である。

【図面の簡単な説明】

【0043】

【図1】本発明の第1実施形態を示す回路図である。

【図2】図1における制御回路の構成を示す図である。

【図3】第1実施形態の動作を示す波形図である。

【図4】本発明の第2実施形態を示す回路図である。

【図5】第1の従来技術を示す回路図である。

【図6】第2の従来技術を示す回路図である。

【符号の説明】

【0044】

1：交流電源

2：ノイズフィルタ

3：リアクトル

4, 6, 10：コンデンサ

5：ブリッジ整流回路

7：変圧器

7a：第1巻線

7b：第2巻線

7c：第3巻線

7d：第4巻線

9, 21, 22, 23：ダイオード

11：負荷

13a, 13b：分圧抵抗

20：誤差増幅器

24, 25：スイッチング素子

26：発光素子

30：制御回路

31, 33：乗算回路

32：ピークホールド回路

34：反転増幅回路

35：発振回路

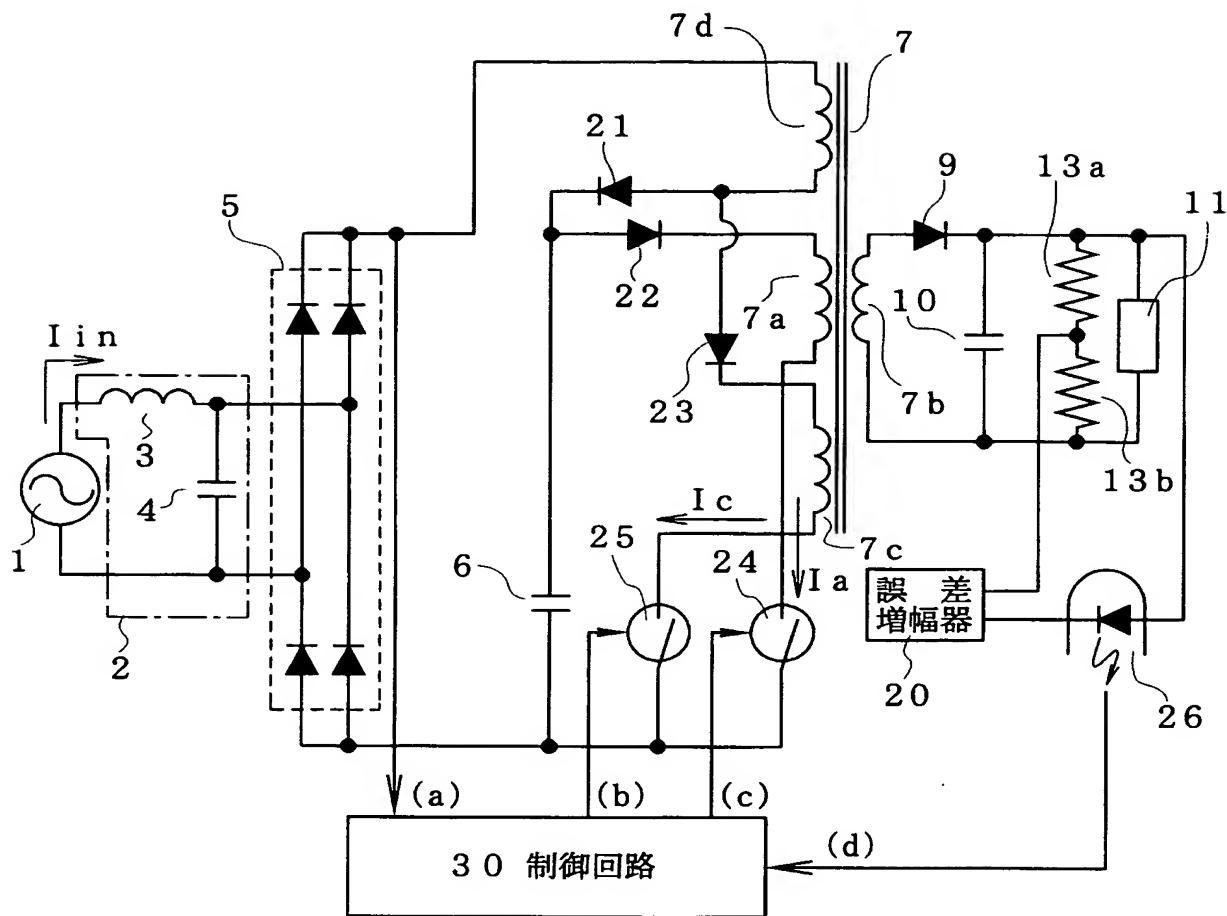
36, 38：比較回路

39：受光素子

R1～R5：抵抗

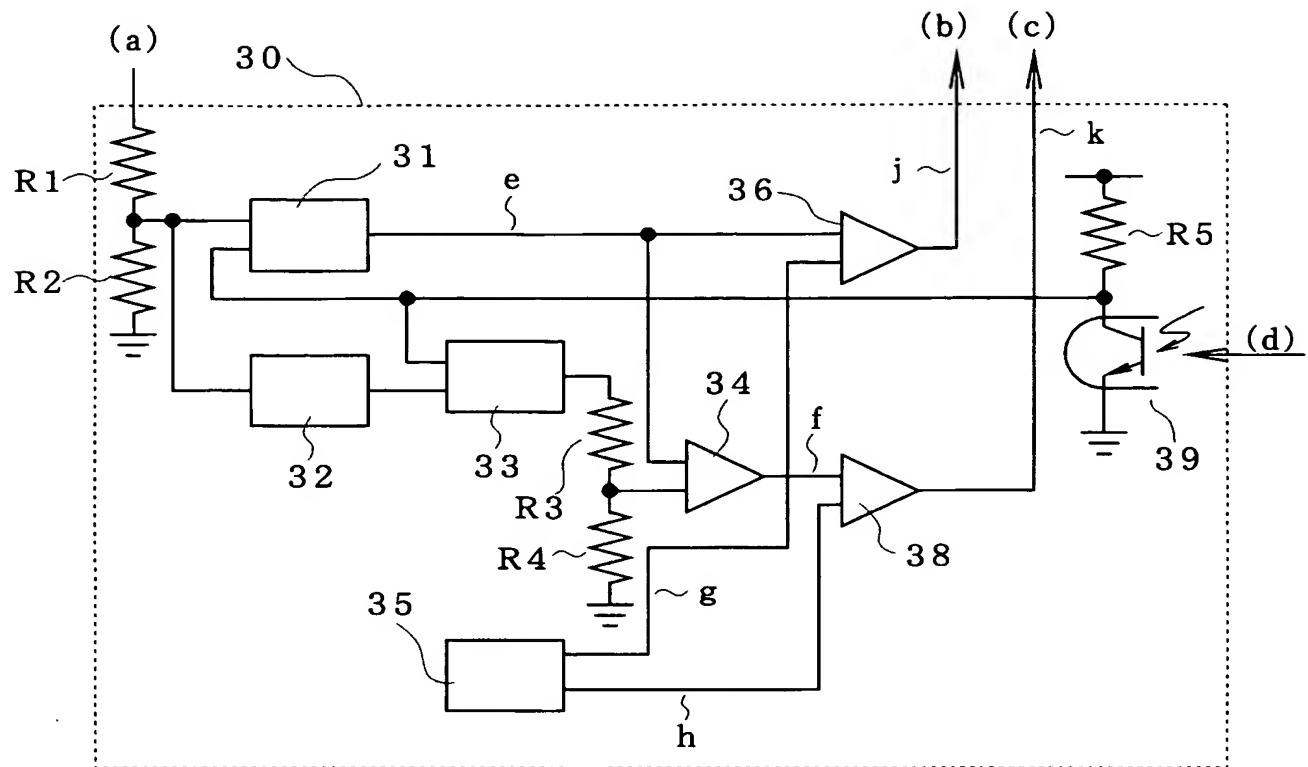
【書類名】 図面

【図1】



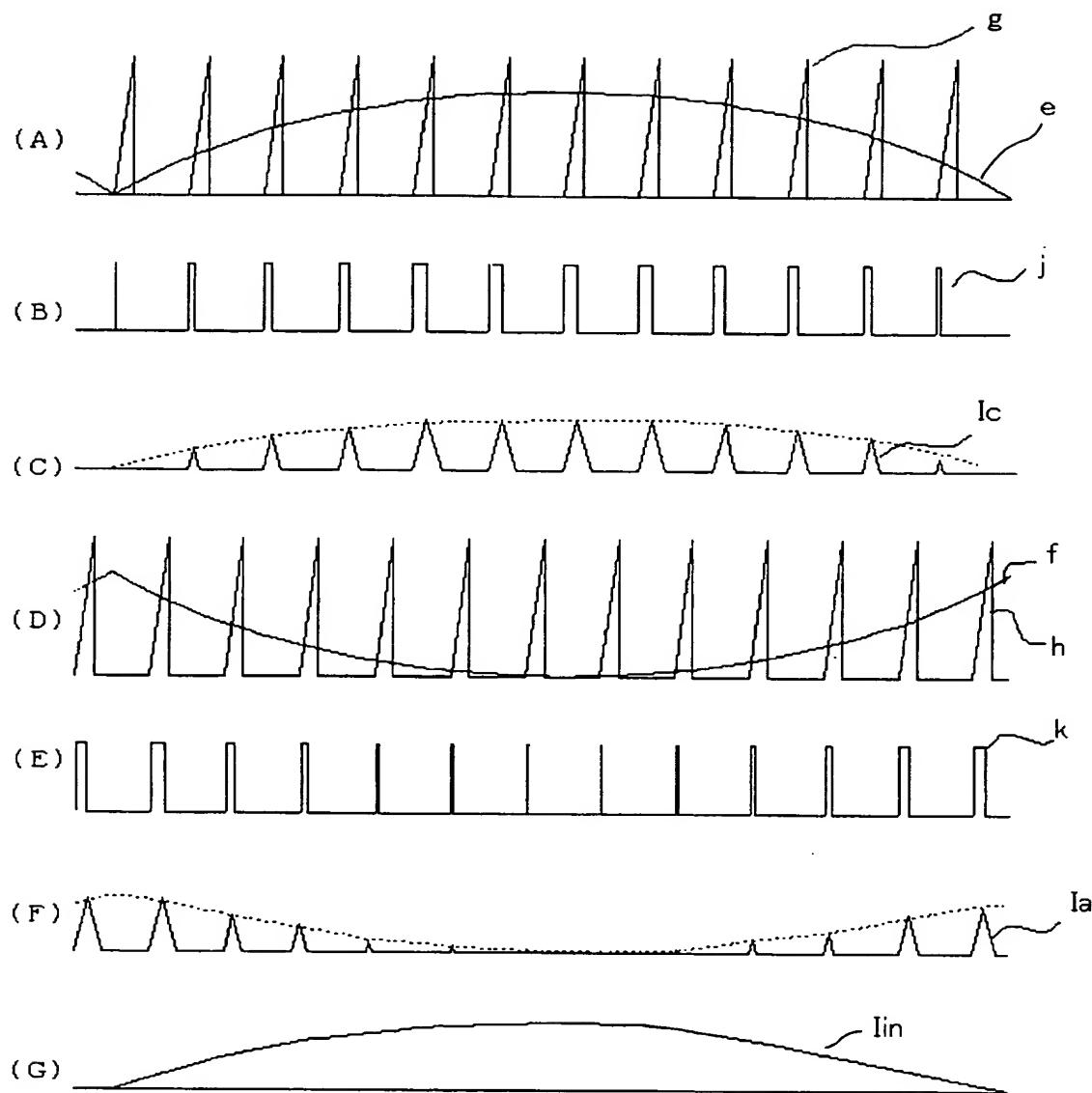
- 1 : 交流電源
- 2 : ノイズフィルタ
- 3 : リアクトル
- 4, 6, 10 : コンデンサ
- 5 : ブリッジ整流回路
- 7 : 変圧器
- 7 a : 第1巻線
- 7 b : 第2巻線
- 7 c : 第3巻線
- 7 d : 第4巻線
- 9, 21, 22, 23 : ダイオード
- 11 : 負荷
- 13 a, 13 b : 抵抗
- 24, 25 : スイッチング素子
- 26 : 発光素子

【図2】

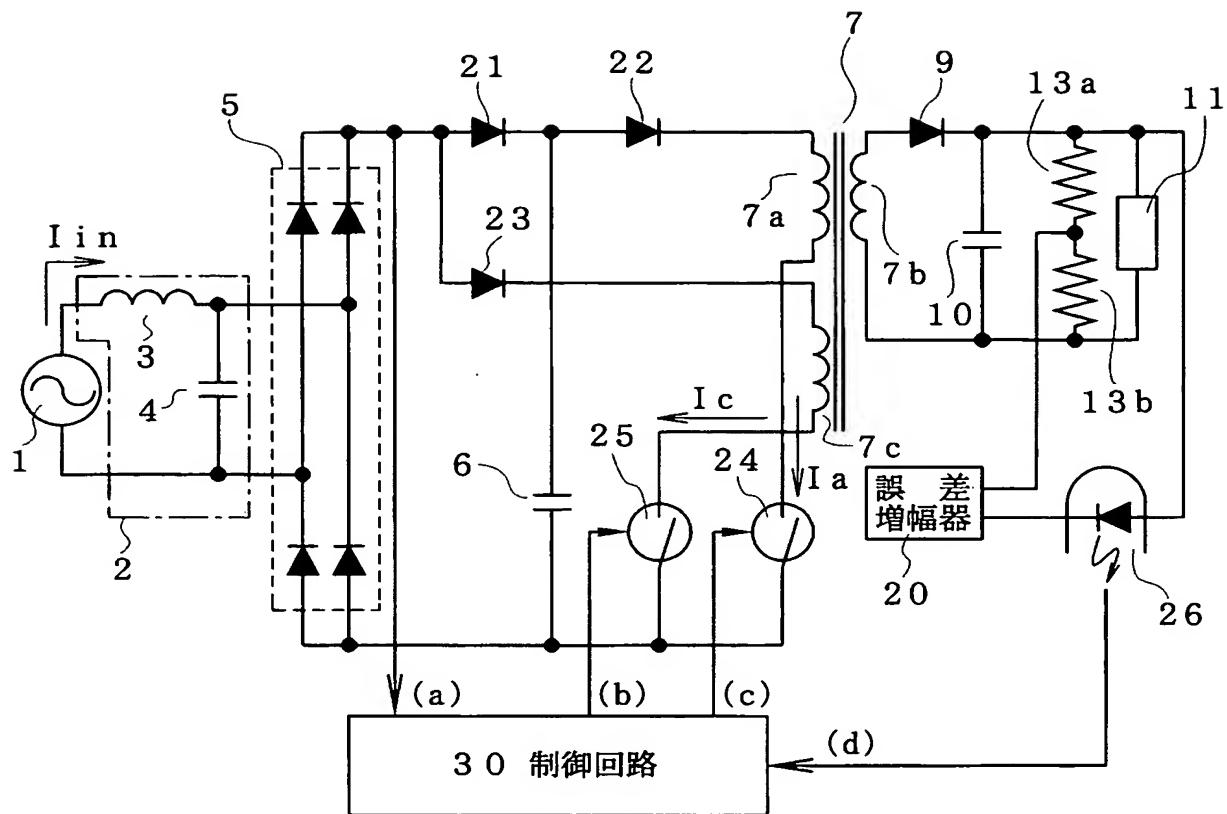


- 30 : 制御回路
- 31, 33 : 乗算回路
- 32 : ピークホールド回路
- 34 : 反転増幅回路
- 35 : 発振回路
- 36, 38 : 比較回路
- 39 : 受光素子
- R1～R5 : 抵抗

【図3】

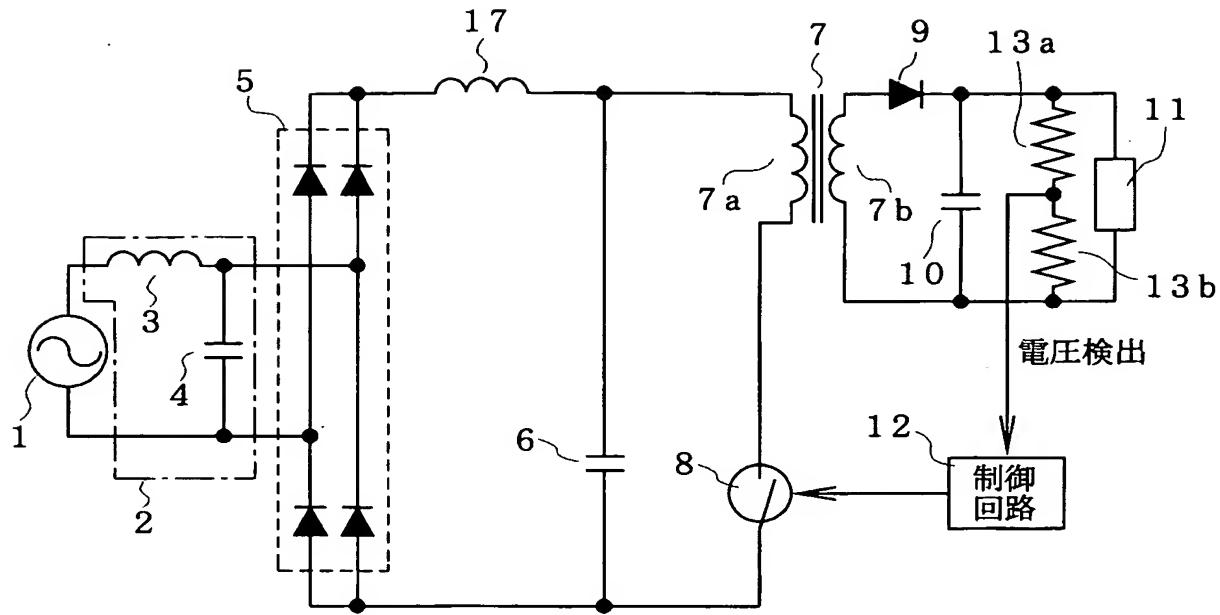


【図4】

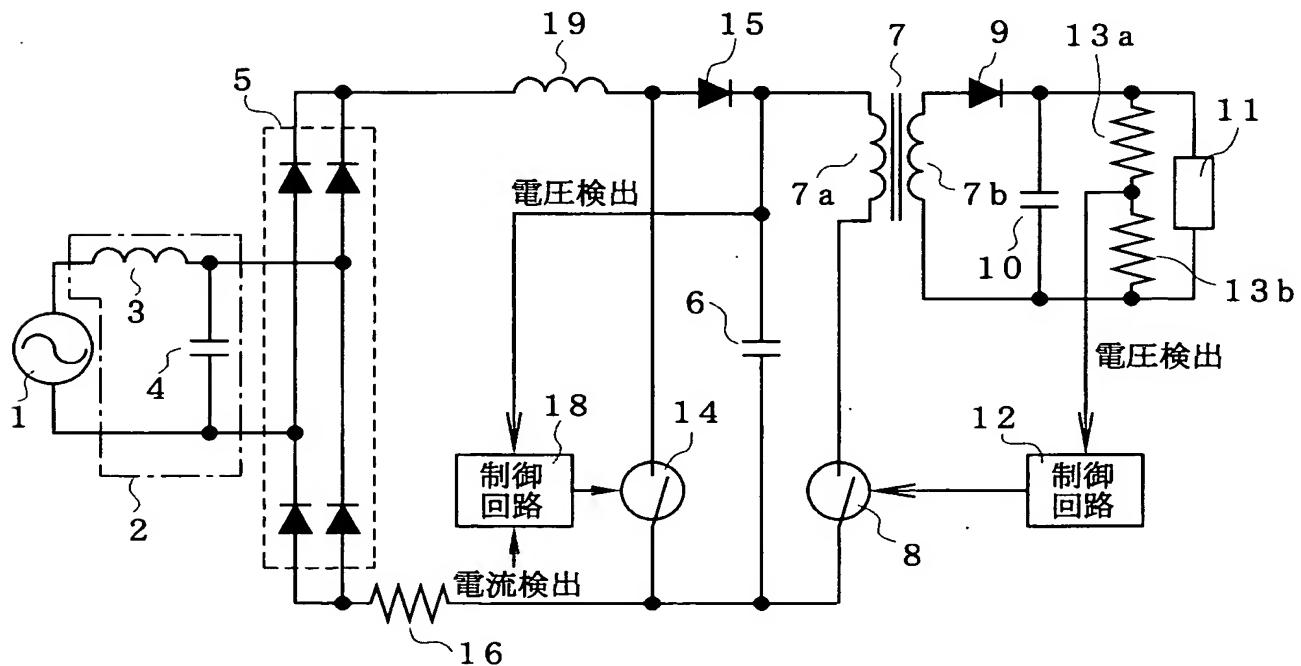


- 1 : 交流電源
- 2 : ノイズフィルタ
- 3 : リアクトル
- 4, 6, 10 : コンデンサ
- 5 : ブリッジ整流回路
- 7 : 変圧器
- 7 a : 第1巻線
- 7 b : 第2巻線
- 7 c : 第3巻線
- 9, 21, 22, 23 : ダイオード
- 11 : 負荷
- 13 a, 13 b : 抵抗
- 24, 25 : スイッチング素子
- 26 : 発光素子

【図5】



【図6】



【書類名】要約書

【要約】

【課題】装置の大型化や高価格化を回避し、広い入力電圧範囲で入力電流の導通角を広げて力率を改善する。入力電流の高調波成分を除去し、スイッチング損失を低減する。

【解決手段】整流回路5と、第4巻線7d、ダイオード21、平滑コンデンサ6からなる直列回路と、ダイオード22、第1巻線7a、第1スイッチング素子24からなる直列回路と、ダイオード23、第3巻線7c、第2スイッチング素子25からなる直列回路と、第2巻線7bと、誤差増幅信号を出力する誤差増幅器20と、誤差増幅信号と交流入力電圧の全波整流波形との積の反転増幅波形に基づき生成した第1変調波によりスイッチング素子24をPWM制御し、誤差増幅信号と交流入力電圧の全波整流波形に基づき生成した第2変調波によりスイッチング素子25をPWM制御して両スイッチング素子を交互にオン・オフさせる制御回路30と、を備える。

【選択図】図1

特願 2003-400970

出願人履歴情報

識別番号 [503361248]

1. 変更年月日 2003年10月 2日

[変更理由] 新規登録

住所 東京都品川区大崎一丁目11番2号
氏名 富士電機デバイステクノロジー株式会社